



Universal Power: Die optimale Spannungsversorgung

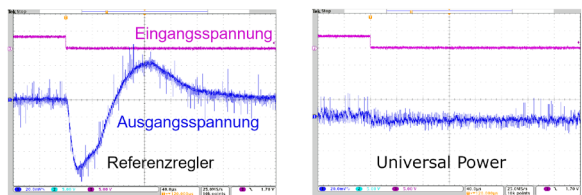
Die Firma Enclustra entwickelt und verkauft eigene FPGA Module. Diese zeichnen sich unter anderem durch ihre Grösse aus: Trotz immensem Funktionsumfang sind die meisten Module kleiner als eine Kreditkarte.

Ausgangslage

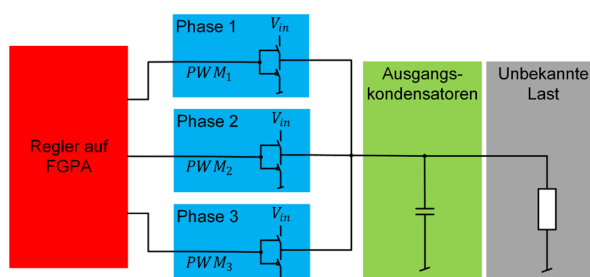
Neue Generationen von FPGAs erfordern immer genauere, stärkere (>100A) und flexiblere Stromversorgungen. Mit herkömmlichen Spannungsreglern wird die Stromversorgung entweder zu schwach, ungenau oder schlicht zu gross für die neue Generation von FPGA Modulen.

Interdisziplinäres Vorgehen

In diesem Projekt wurde ein neuer Spannungsregler entwickelt, der die Anforderungen der neuen Module erfüllt. Dies wurde durch die Zusammenarbeit zwischen zwei Instituten erreicht. Das ICOM mit Kompetenzen im Bereich Regelungstechnik entwickelte die Regelungsalgorithmen, während das IMES, welches im Bereich der Mikroelektronik tätig ist, die Algorithmen im FPGA umsetzte.



Vergleich Referenzregler vs. Universal Power



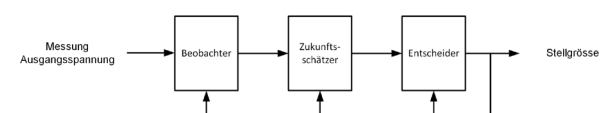
Übersicht Universal Power

Ergebnis

Die Grundlage für den entwickelten Regler bildet einen Luenberger-Beobachter. Damit kann der aktuelle Systemzustand geschätzt und sogar das Verhalten in der nahen Zukunft prognostiziert werden. Basierend auf diesen Schätzungen trifft der Regler Entscheidungen, wodurch der Ausgang des Spannungsreglers optimal geregelt wird. Die Umsetzung auf einem FPGA liefert dabei die nötige Rechenleistung und ermöglicht, eine Regelentscheidung auf wenige Nanosekunden zu terminieren:

- Durch optimale Regelung ergibt sich ein geringerer Bedarf an Ein- und Ausgangskondensatoren und somit Kostenvorteile, eine erhöhte Zuverlässigkeit sowie reduzierter Platzbedarf.
- Der Mehrphasenbetrieb verteilt grosse Ströme auf mehrere einzelne Phasen. Somit können kleinere Bauteile verwendet werden.
- Aufgrund der Implementation im FPGA bleibt der Regler flexibel anpassbar, ohne Änderungen an der Hardware.
- Der Betrieb in optimaler Phasenlage ergibt eine Reduktion des Eingangs-Ripple-Stroms und der EMV Abstrahlung.
- Dank der inhärent parallelen Rechenleistung des FPGAs reagiert die Regelung in weniger als einer halben Mikrosekunde auf äussere Einflüsse wie Laständerungen. Dies stabilisiert die geregelte Ausgangsspannung deutlich, wie im Bild zu sehen ist.

Mitfinanziert durch Innosuisse



Blockdiagramm des Reglers

Kontakt

Prof. Dr. Paul Zbinden, Institutsleiter IMES
OST – Ostschweizer Fachhochschule,
Campus Rapperswil-Jona
IMES Institut für Mikroelektronik, Embedded Systems und Sensorik
Oberseestrasse 10, 8640 Rapperswil
+41 58 257 45 84, paul.zbinden@ost.ch