



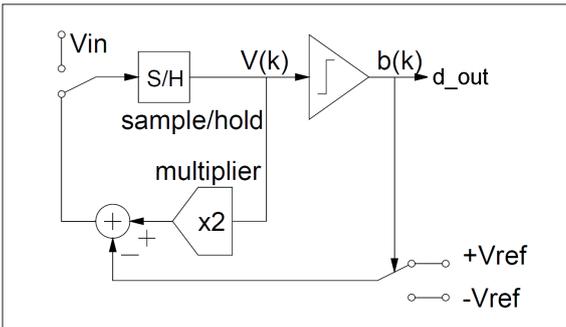
Lloyd Beeler



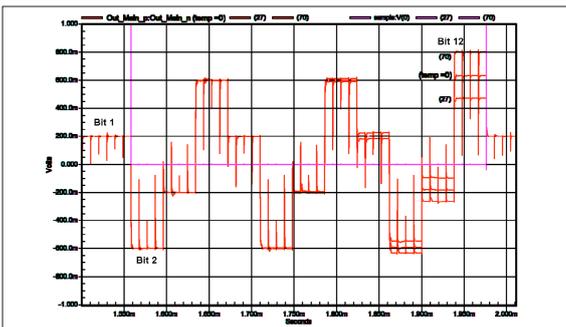
Dario Wikart

Diplomanden	Lloyd Beeler, Dario Wikart
Examinator	Prof. Guido Keel
Experte	Dr. Robert Reutemann, Miromico AG Zürich
Themengebiet	Mikroelektronik

## Implementation eines algorithmischen Lowest Power ADC



Übersicht über die ADC-Schaltung

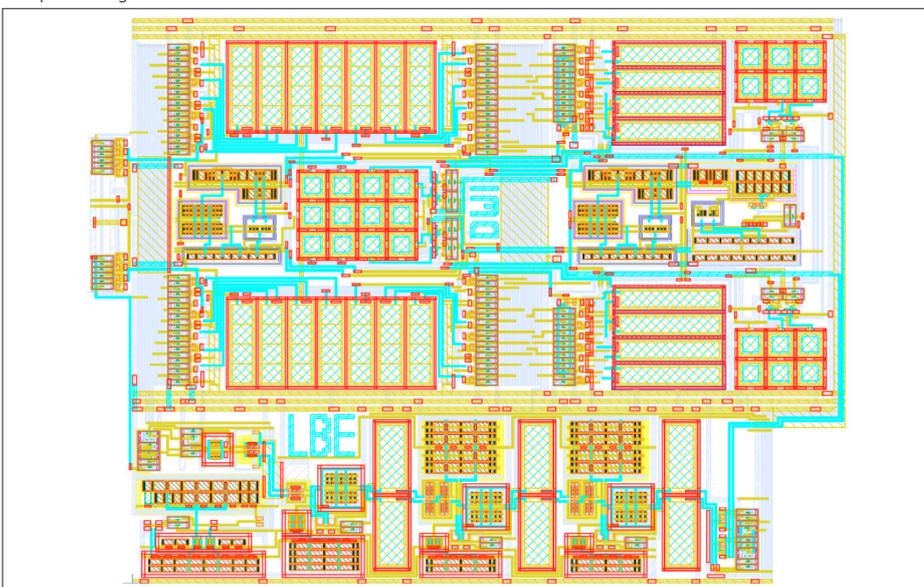


Wandlung von 12 Bits für drei Temperaturen (0 °C, 27 °C, 70 °C)  
Das Ausgangssignal des ADC-Cores wird anschliessend durch den Komparator digitalisiert.

**Aufgabenstellung:** Für das Projekt LPUC (Low Power Universal Chip, Testchip), welches am IMES (Institut für Mikroelektronik und Embedded Systems der Hochschule Rapperswil) aktuell bearbeitet wird, soll ein Lowest Power ADC (Analog-to-Digital Converter) entwickelt und implementiert werden. Die ADC-Schaltung, die bereits in der Studienarbeit entwickelt wurde, wird als Ausgangslage genutzt und noch weiter verbessert und optimiert. Um die Funktion des ADC und dessen Genauigkeit zu überprüfen, wird ein Testkonzept festgelegt und werden entsprechende Testbenches dazu geschrieben. Die funktionsfähige und optimierte Schaltung wird mit Tanner L-Edit als Layout gezeichnet und mit DRC (Design Rule Check) und LVS (Layout Versus Schematic) auf deren Korrektheit überprüft.

**Vorgehen:** Das Projekt wurde in zwei Hauptteile aufgesplittet: in einen ADC-Core- und einen Komparatorblock. Diese Blöcke wurden parallel zueinander aus den bestehenden Schaltungen weiterentwickelt. Anschliessend wurden sie simuliert und verifiziert. Als die Resultate den gewünschten Anforderungen entsprachen, wurde das Layout der Blöcke mit Tanner L-Edit gezeichnet. Mit DRC- und LVS-Tests wurde sichergestellt, dass das Layout fehlerfrei ist und exakt dem Schema entspricht. Als Abschluss wurden beide Teilblöcke zusammengefügt und nochmals im Verbund getestet. Die gewonnenen Erkenntnisse und Resultate wurden in der Dokumentation sowie zwei Datenblättern der zwei Hauptblöcke schriftlich festgehalten.

**Ergebnis:** Die gesamte ADC-Schaltung wurde vollständig differenziell und in SC-Technik implementiert, damit sie möglichst unempfindlich auf jegliche Nichtidealitäten und Störungen reagiert. Die originale Schaltung des ADC konnte durch raffiniertes Abändern und Optimieren derart verbessert werden, dass die geforderte Genauigkeit von mindestens 10 Bits nun erreicht wird.



Fertiges Layout des ADC