



Aaron
Betschart

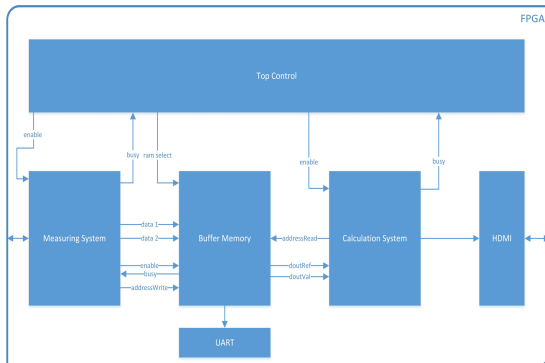


Remo
Züger

Studierende	Aaron Betschart, Remo Züger
Examinator	Prof. Dr. Paul Zbinden
Betreuer	Lars Kamm
Themengebiet	Mikroelektronik (Studienarbeit)

Elektro-Impedanz-Tomographie mittels Sinusanregung

Integration des Gesamtsystems auf einem FPGA

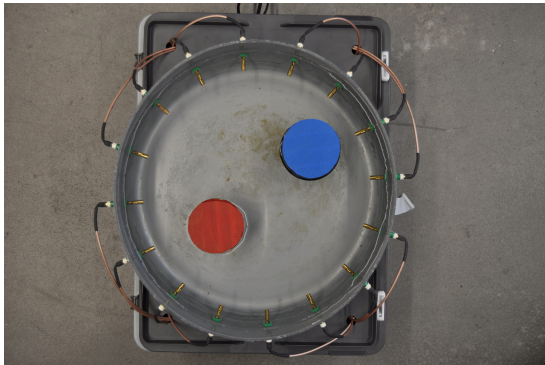


Top-Schema des VHDL-Projekts

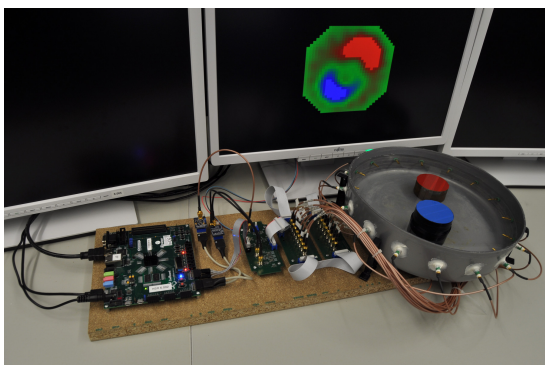
Einleitung: Die Elektro-Impedanz-Tomographie (EIT) ist ein bildgebendes Verfahren zur Erkennung und Diagnose akuter Lungenkollapse. EIT-Systeme werden hauptsächlich bei Patienten auf Intensivstationen eingesetzt, die künstlich beatmet werden müssen. Das zu Grunde liegende System besteht aus einem Microcontroller, der Messungen an einem Testsystem durchführt und die gesammelten Daten über eine Schnittstelle an einen Computer schickt. Dieser wertet die gesendeten Messwerte mit Matlab aus und zeigt die daraus erstellten Bilder auf einer grafischen Benutzeroberfläche an.

Ziel der Arbeit: Das Ziel dieser Studienarbeit ist es, das gesamte System auf dem Zedboard von Digilent zu integrieren. Durch die parallele Verarbeitung auf dem FPGA soll eine Bildrate von 150 Frames pro Sekunde erreicht werden. Die Vorgabe für die hohe Bildfrequenz bedingt eine schnelle Interpretation der Messwerte. Um aus dem Messdaten-Vektor ein Bild zu erstellen, ist eine Matrizenmultiplikation nötig, die ebenfalls schnell durchgeführt werden muss. Des Weiteren ist die so genannte Rekonstruktionsmatrix, die bei diesem Rechenschritt benötigt wird, zu gross, um sie in einem Block-RAM direkt auf dem FPGA zu speichern. Damit die oben genannten Ziele der Untersuchung bearbeitet und die Zwischenschritte überprüft werden können, muss die Kommunikation mit der externen Peripherie, bestehend aus DAC, ADC, Front-End-Platine und HDMI-Bildschirm implementiert werden.

Ergebnis: Als ADC und DAC wurden fertige Erweiterungskits von Digilent verwendet. Diese Kits und die Front-End-Elektronik werden über eigens umgesetzte Serial-Peripheral-Interfaces angesteuert. Um das Rauschen aus den Messwerten zu filtern, wird ein digital implementierter Lock-In-Verstärker verwendet. Die Rekonstruktionsmatrix wird über das Zynq-Processing-System auf dem DDR-Speicher abgelegt und vom Block, der die Matrixmultiplikation durchführt, zeilenweise ausgelesen. Die errechneten Werte werden in den RGB-Farbraum umgerechnet, skaliert und über HDMI ausgegeben. Das Ergebnis der Studienarbeit ist ein funktionierendes Gesamtsystem, vollständig integriert auf einem FPGA-Baustein. Dieser übernimmt den ganzen Prozess des Testaufbaus: Der komplizierte Messablauf, die Bildverarbeitung und die Visualisierung an einem Monitor läuft ohne Anbindung an einen Computer bzw. Matlab.



Ausgemessener Testaufbau: Wasserbehälter mit Blei- und Kunststoffblock



Gesamtsystem in Betrieb